

Silicon Valley präpariert sich für den nächsten Aufschwung

Innovationsstrategien überdenken

Eines ist derzeit sicher: Jedes Unternehmen wird derzeit von der weltweiten Finanzkrise gebeutelt – auch im Silicon Valley. Ob globaler Konzern oder Garagen-Firma, Mitarbeiter werden entlassen, Produktserien schonungslos zusammengestrichen, Firmen verschwinden und das Wort Risikokapital scheint zum Fremdwort geworden zu sein. Ein Situationsbericht aus den USA.

» Henning Wriedt, USA-Korrespondent

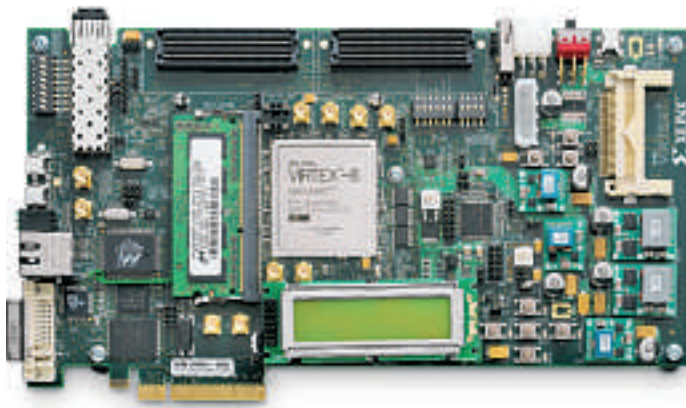


Bild 1: Virtex-6 von Xilinx

In der Elektronikindustrie sieht es nicht gut aus. Um die Situation genauer in Augenschein zu nehmen, besuchte ich nicht nur den Summit 2009 von GlobalPress in San Francisco und die gleichzeitig stattfindende ESC-Messe in San Jose. Das ebenfalls abgehaltene «Intellectual Property Symposium» zeigte, dass in Sachen IP noch einiges zu regeln ist.

Situation ist komplexer als gedacht

Die Situation der Elektronikindustrie ist vielschichtig. Aber bei genauerem Hinsehen zeigt sich, dass so mancher CEO oder auch Kleinunternehmer emsig dabei ist, sein Unternehmen auf die Zeit «danach» vorzubereiten. Potenzielle Kunden werden abgeklopft, ebenso wie mögliche Geschäftspartnern. Das sogenannte Stimulus-Package der US-Regierung dürfte auf die Entwicklungsrichtungen im Elektronikbereich sicherlich Einfluss ausüben.

Programmierbare Logik für schmale Budgets

Von John Daane, CEO von Altera, konnte man hören, dass der sogenannte «Tipping

Point» in Sachen programmierbarer Logiklösungen zwischen PLD und ASIC sich weiterhin verschieben wird. Daane ist sich sicher, dass sein breites Angebot an FPGAs,

CPLDs und ASICs den Kunden in Zukunft helfen wird, selbst bei sehr schmalen Entwicklungsbudgets Produkte auf den Markt zu bringen, die sich dort behaupten können. Der CEO denkt speziell an die Märkte Kommunikation und Industrie-Ethernet, wo 40-nm-FPGA die notwendige Performance und Flexibilität bieten sollen.

Designplattform statt Einzelprodukt

Auch Vin Ratford, Senior VP, World Wide Marketing bei Xilinx, meint, dass «mehr mit weniger» erzielt werden muss, und dass das nicht mit Einzelprodukten zu schaffen ist. Ratford verweist hierbei auf die kürzlich vorgestellten Virtex-6-FPGA (Bild 1), die nunmehr in die Serienfertigung gehen. Virtex-6 sei eben keine vereinzelt Produktentwick-

Standard and Custom DPU's Based on a Common Xtensa Processor Platform

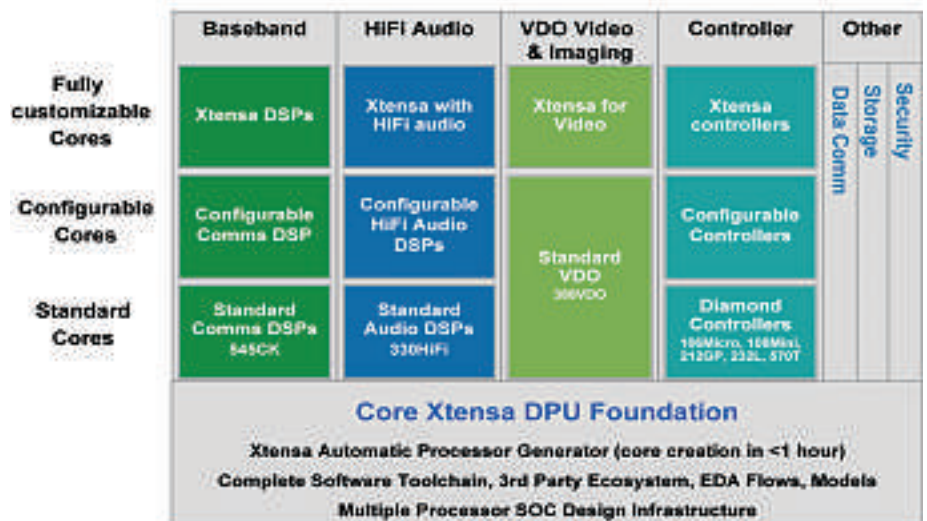


Bild 2: Schematische DPU-Darstellung

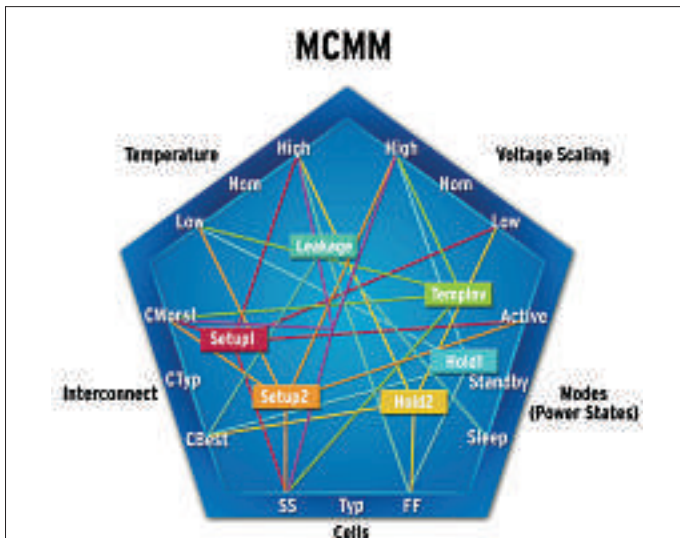


Bild 3: Multi-Corner-Multi-Mode-Szenario

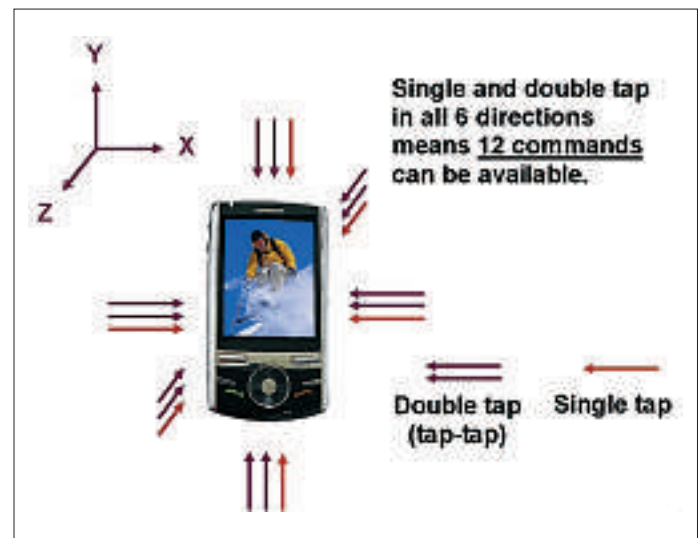


Bild 4: Single/Double-Tap von Kionix

lung, sondern Kern einer ausgereiften Designplattform, die von einer neuen Generation von Entwicklungstools und einer umfangreichen IP-Library unterstützt wird. Nur mit solch ausgereiften Produktkonzepten können künftige Kunden den sicherlich schwierigeren Marktanforderungen gerecht werden.

DPU's bieten interessante Vorteile

Chris Rowen, Gründer und CTO von Tensilica, setzt für seine Firma ebenfalls auf eine besonders flexible Processor-Plattform (Xtensa), und zwar die sogenannten Dataplane Processing Units (Bild 2), ein interessanter Mix aus CPU und DSP mit hoher Programmierbarkeit, der eine herkömmliche Kombination aus CPU und DSP in den Schatten stellen soll.

Rowen wies darauf hin, dass die DPU's eine sehr hohe Programmierbarkeit und besonders kurze Entwicklungszeiten aufweisen.

CSSPs sollte man nicht übersehen

Auch QuickLogic scheint sich bei den einschlägigen OEMs gut positioniert zu haben. CEO Tom Hart zeigte auf, dass die langen Chip-Entwicklungszeiten mit den kurzen Zyklen der Consumer-Produkte einfach nicht Schritt halten können.

Die Customer-Specific-Standard-Products seines Unternehmens sollen dieses Problem sicher lösen, denn sie sind quasi Standardprodukte, die aber selektive Funktionsvarianten zulassen. Kern dieser Produktgruppe ist die ViaLink-Technik. Sie setzt sich zusammen aus einer attraktiven Kombination aus festverdrahteter, applikationsspezifischer Logik und einem flexibel programmierbarem «Fabric». Gesenkt werden sollen mit dieser Technik die Kosten, der Leistungsverbrauch und die Entwicklungszeit.

Effizientes Power-Management bringt Vorteile

Nach Angaben von Walden Rhines, CEO von Mentor Graphics, sollte der Chip-Entwickler in allen Designstufen seiner Projekte sein besonderes Augenmerk auf den Leistungsverbrauch richten, auch wenn Performance und Produkteigenschaften wichtige Vorgaben sind und die verschiedenen Designziele oft nur schwer unter einen Hut zu bringen sind. Wenn das Handy von Morgen ein Bündel von Funktionen aufweisen wird, dann muss sichergestellt sein, dass ein effizientes Energiemanagement zum Tragen kommt.

Unter diesen Gesichtspunkten stellte Rhines im Rahmen der Konferenz seine Olympus-SOC-Plattform vor, die ganz besonders auf eine «Low-Power»-IC-Implementierung ausgelegt ist, und zwar mit Blickrichtung auf neueste Technologieprozesse. Variationen in den Design-Moden, Prozesseckpunkten und in der Herstellung sollen nunmehr so effizient optimiert werden können, dass der Anwender mit wesentlich kürzeren Designabschlusszeiten und Leistungseinsparungen im Bereich von 30 Prozent rechnen kann. Rhines zeigte in einer Multi-Corner-Multi-Mode-Darstellung (Bild 3) auf, mit wie vielen Konfliktsituationen sich ein Chip-Entwickler auseinandersetzen muss.

Sensor: Einmal oder zweimal tippen

Den Markt der sogenannten User-Interfaces für Mobilgeräte bereichert Kionix jetzt mit einem 3-Achsen-Beschleunigungssensor (Bild 4) und seinem «Single/Double-Tap». Durch einfaches oder doppeltes Antippen eines Handgeräts kann der neue Sensor entsprechend nachgelagerte Funktionen auslösen. Dieser Sensor (KXTF9) verfügt über einen embedded Algo-

rithmus, mit dem das Bauelement ein einfaches oder doppeltes Antippen zusammen mit seiner Ursprungsposition feststellen kann.

Audio-Subsysteme für Mobilgeräte

Richard Zarr, Chief Technologist bei National Semiconductor, sieht zum Beispiel bei mobilen Elektronikgeräten folgende erfolgsträchtige Tendenzen: grössere Displays, Gestikererkennung, umfangreicherer Inhalt (Cisco erwartet, dass in wenigen Jahren 64 Prozent des Mobil-Datenverkehrs auf Videos entfällt), 2-Wege-Video, Online-Gaming sowie hohe Prozessorleistungen für die entsprechende Video- und Datenverarbeitung. National konzentriert sich aber auch auf leistungsfähige Audio-Subsysteme bei den Mobilgeräten und erweiterte jetzt sein Produktprogramm an Class-D-Audio-Subsystemen mit zwei bemerkenswerten ICs.

Der LM49352 (Bild 5) ist ein Mixed-Signal-Audiosubsystem, während der LM49151 eine rein analoge Variante darstellt. Der LM49352 integriert Audio-Codec-Funktionen mit Kopfhörerverstärkern und Audio-DSP in einem 3,3×3,3 mm kleinen Gehäuse. Der Lautsprecher ist ausgesprochen effizient (93 Prozent/970 mW/4,2 V). <<



Bild 5: Audio-Subsystem für mobile Geräte