

Silicon Valley präpariert sich für den nächsten Upturn

# Innovationsstrategien

Eines ist derzeit sicher: Jedes Unternehmen wird von der vorherrschenden, weltweiten Finanzkrise gebeutelt – auch im Silicon Valley.

Ob Großunternehmen oder 1-Mann-Firma in der Garage, Leute werden entlassen, Produktserien werden schonungslos zusammengestrichen, Firmen verschwinden und das Wort Wagniskapital scheint zum Fremdwort geworden zu sein. An der Oberfläche der gesamten Elektronikindustrie sieht es in der Tat wirklich nicht gut aus, und einige Marktexperten sind sich sogar sicher, dass der Stern des Silizium-Tales jeden Tag unaufhaltsam blässer wird.

## Summit 2009

Um die Situation genauer in Augenschein zu nehmen, besuchte der Autor dieses Berichtes nicht nur den Summit 2009 von GlobalPress in San Francisco, ein exzellentes Treffen von Fachjournalisten mit Managern einschlägiger Elektronikunternehmen, sondern sondierte auch die Stimmung auf der gleichzeitig stattfindenden ESC-Messe in San Jose. Das ebenfalls stattfindende „Intellectual Property Symposium“ ist in der Tat ein wichtiger Hinweis darauf, dass in Sachen IP doch noch einiges zu regeln ist. Eines gleich einmal vorweg: Die derzeitige Situation der Elektronikindustrie ist weitaus vielschichtiger, als angenommen. Natürlich schmerzen die zahlreichen Entlassungen, während in den Unternehmen nur die Finanzleute das Sagen haben und oft ganze Abteilungen schließen.

## Start in die noch ungewisse Zukunft

Aber bei genauerem Hinsehen bzw. Zuhören zeigt sich, dass so mancher CEO oder auch Kleinunternehmer mehr als emsig dabei

ist, sein Unternehmen auf die Zeit „danach“ vorzubereiten. Weltweite Marktuntersuchungen und Profile potentieller Kunden werden ebenso abgeklopft wie Sondierungen mit möglichen internationalen Geschäftspartnern. Man resigniert nicht, sondern sieht in der herrschenden Ungewissheit einige sehr gute Ansätze für den Start in die noch ungewisse Zukunft. Das so genannte Stimulus-Package der US-Regierung dürfte auf die Entwicklungsrichtungen im Elektronikbereich sicherlich Einfluss ausüben, wobei gerade im Bereich Energie einige Gelder erwartet werden.



John Daane, CEO, Altera

## John Daane, CEO von Altera

Von John Daane, CEO von Altera, konnte man hören, dass der so genannte „Tipping Point“ in Sachen programmierbarer Logiklösungen zwischen PLD und ASIC sich weiterhin verschieben wird. Daane ist sich sicher, dass sein breites Angebot an FPGAs, CPLDs und ASICs den Kunden in Zukunft helfen wird, selbst bei sehr schmalen Entwicklungsbudgets Produkte in den Markt zu bekommen, die sich dort behaupten können. Daane denkt vor allen Dingen an die Märkte Kommuni-

kation und Industrie-Ethernet, wo 40-nm FPGAs die notwendige Performance und Flexibilität bieten sollen.



Vin Ratford, Senior VP WW Marketing, Xilinx

## Vin Ratford, Senior VP World Wide Marketing bei Xilinx

Auch Vin Ratford, Senior VP, World Wide Marketing bei Xilinx, meint, dass „Mehr mit Weniger“ erzielt werden muss, und dass das nicht mit Einzelprodukten zu schaffen ist. Ratford verweist hierbei auf die kürzlich vorgestellten Virtex-6 FPGAs, die nunmehr in die Serienfertigung gehen. Virtex-6 sei eben keine vereinzelte Produktentwicklung, sondern Kern einer ausgereiften Design-Plattform, die von einer neuen Generation von Entwicklungstools und einer umfangreichen IP-Library unterstützt wird. Nur mit derartigen ausgereiften Produktkonzepten können, so Ratford, die zukünftigen Kunden den sicherlich schwierigeren Marktanforderungen gerecht werden.

## Chris Rowen, Gründer und CTO von Tensilica

Chris Rowen, Gründer und CTO von Tensilica, setzt für sein Unternehmen ebenfalls auf eine besonders flexible Processor-Plattform

(Xtensa), und zwar die so genannten Dataplane Processing Units, ein interessanter Mix aus CPU und DSP mit hoher Programmierbarkeit, der eine herkömmliche Kombination aus CPU und DSP in den Schatten stellen soll. Rowen wies darauf hin, dass die DPUs eine sehr hohe Programmierbarkeit und besonders kurze Entwicklungszeiten aufweisen.

## Tom Hart, CEO von QuickLogic

Auch QuickLogic scheint sich bei den einschlägigen OEMs gut positioniert zu haben. CEO Tom Hart zeigte auf, dass die langen Chip-Entwicklungszeiten mit den kurzen Zyklen der Consumer-Produkte einfach nicht Schritt halten können. Die Customer Specific Standard Products seines Unternehmens sollen dieses Problem sicher lösen, denn sie sind quasi Standard-Produkte, die aber selektive Funktionsvarianten zulassen. Kern dieser Produktgruppe ist die ViaLink-Technologie, eine attraktive Kombination aus festverdrahteter, applikationsspezifischer Logik und einem flexibel programmierbarem „Fabric“. Gesenkt werden hiermit die Kosten, der Leistungsverbrauch und die Entwicklungszeit.



Walden Rhines, CEO, Mentor Graphics

## Walden Rhines, CEO von Mentor Graphics

Nach Angaben von Walden Rhines, CEO von Mentor Graphics, sollte der Chip-Entwickler in allen Designstufen seiner Projekte sein besonderes Augenmerk auch auf den Leistungsverbrauch richten, auch wenn Performance und



Produkteigenschaften wichtige Vorgaben sind und die verschiedenen Designziele oft nur schwer unter einen Hut zu bringen sind. Wenn das Handy von Morgen ein Bündel von Funktionen aufweisen wird, dann muss sichergestellt sein, dass ein effizientes Energiemanagement systemweit zum Tragen kommt. Unter diesen Gesichtspunkten stellte Rhines im Rahmen der Konferenz die firmeneigene Olympus-SOC Plattform vor, die nunmehr ganz besonders auf eine „low-power“ IC-Implementierung ausgelegt ist, und zwar mit Blickrichtung auf neueste Technologie-Prozesse. Variationen in den Design-Modes, Prozess-Eckpunkten und in der Herstellung sollen nunmehr so effizient optimiert werden können, dass der Anwender mit wesentlich kürzeren Design-Abschlusszeiten und Leistungseinsparungen im Bereich von 30 % rechnen kann. Rhines zeigte in einer Multi-Corner Multi-Mode Darstellung auf, mit wie vielen Konfliktsituationen sich ein Chip-Entwickler auseinandersetzen muss.

**Richard Kapusta, VP Marketing bei Actel**

Richard Kapusta, VP Marketing bei Actel, sieht sein Unternehmen für die OEM-Anforderungen der Zukunft ebenfalls gut gerüstet, bieten doch die „low-power“ FPGAs einen besonders sparsamen Stromverbrauch von nur 2 µW, während die mixed-signal FPGAs eine interessante Kombination von Logik, RAM, Flash und Analog darstellen. Eine mixed-signal FPGA-Architektur mit embedded CPU dürfte für zahlreiche OEMs den Ausschlag geben, zumal Actel mit ARM sehr stark liiert ist.

**Zahlreiche Neuentwicklungen**

Arctic Silicon Devices aus Norwegen ließ es sich nicht nehmen, deren Glacier-Serie von oktalen 12-bit ADCs in San Francisco vorzustellen, die sich in Applikationen hoher Performance bewäh-

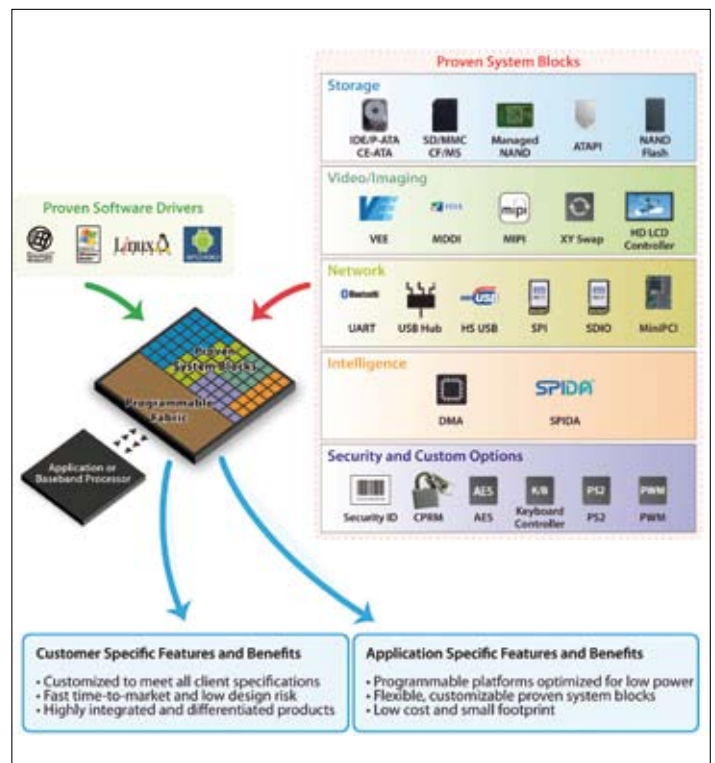
ren sollen. Die Serie deckt einen Leistungsbereich von 20 bis 80 MSPS. Das SNR der neuen ADCs wird bei 50 MSPS und 8 MHz Eingangsfrequenz mit 14-bit Ausgang auf 72,2 dB beziffert. Besondere Merkmale der ADCs sind ein Power-Down-Modus mit weniger als 10 µW und eine Aufwachzeit von 18 µs. Der Sleep-Modus kann bereits nach 0,5 µs stoppen. Den Markt der so genannten User-Interfaces für Mobilgeräte bereichert Kionix jetzt mit einem 3-Achsen-Beschleunigungssensor und seinem „Directional Tap/Double Tap“. Durch einfaches oder doppeltes Antippen eines Handgerätes kann der neue Sensor entsprechend nachgeordnete Funktionen auslösen. Dieser Sensor (KXTF9) verfügt über einen embedded Algorithmus, mit dem das Bauelement ein einfaches oder doppeltes Antippen zusammen mit seiner Ursprungsposition feststellen kann. Weitere Merkmale sind ein I2C-Interface sowie zahlreiche, vom Anwender definierbare Chipfunktionen. In Sachen Strom sparender FPGAs muss der Bauelementemarkt auch mit SiliconBlue Technologies rechnen, deren programmierbaren Einchip-SRAM-FPGAs iCE65 bei einer Taktfrequenz von 32,768 kHz oder weniger einen Stromverbrauch von nur 8 µA aufweisen. Spezielle Power-Down-Funktionen sind hier nicht notwendig. Die Fertigung dieser FPGAs erfolgt mit einem 65-nm LP-CMOS-Prozess von TSMC. Hinzu kommt jetzt auch der entsprechende Evaluierungskit (iCEman65) mit zwei peripheren Tochtermodulen, die dem Designer die notwendige Hardware und IP bieten, um eine komplette, schlüsselfertige Systemlösung zu entwickeln und zu testen.

**Richard Zarr, Chief Technologist bei National Semiconductor**

Richard Zarr, Chief Technologist bei National Semiconductor, sieht zum Beispiel bei mobilen Elektronikgeräten folgende erfolgsträ-

tige Tendenzen: Größere Displays, Gestik-Erkennung, umfangreicherer Kontent (Cisco erwartet, dass in wenigen Jahren 64 % des Mobil-Datenverkehrs auf Videos entfällt), 2-Wege-Video, Online-Gaming sowie hohe Prozessorleistungen für die entsprechende Video- und Datenverarbeitung. National konzentriert sich aber auch auf leistungsfähige Audio-Subsysteme bei den Mobilgeräten

angestrebte schnelle und weitreichende Grafik-Verbindungs-lösung konzentriert sich auf den Zuwachs von Video-Informationen in den Bereichen Infotainment und Fahrerunterstützung. Altera verwendet hierfür die Cyclone III FPGAs, während National die FPD-Link II, eine embedded SERDES-Architektur einbringt. Displays sind für fast alle Mobilgeräte ein besonders wichtiges



CSSP-Lösungen von QuickLogic

und erweiterte jetzt sein Produktprogramm an Class-D Audio-Subsystemen mit zwei bemerkenswerten ICs. Der LM49352 ist ein mixed-signal Audiosubsystem, während der LM49151 eine rein analoge Variante darstellt. Der LM49352 integriert Audio-Codec-Funktionen mit Kopfhörer-Verstärkern und Audio-DSP in einem 3,3 x 3,3 mm kleinem Gehäuse. Der Lautsprecher ist ausgesprochen effizient (93 %/970 mW/4,2 V). National kooperiert inzwischen mit Altera, um die Übertragung, Verarbeitung und Anzeige von Digitaldaten im Bereich unterschiedlicher Automotive-Applikationen zu optimieren. Die

Merkmal. Um den entsprechenden Designern an die Hand gehen zu können, stellte Luminary Micro im Rahmen seines MCU-Programms einen SBC-Referenzdesignkit (RDK-IDM-SBC) mit 3,5" Display vor, der die Interfaces 10/100 Ethernet (MAC+PHY), USB-Host und CAN integriert und auf der Stellaris MCU LM3S9B92 (ARM Cortex-M3) beruht. Der QVGA-Berührungsbildschirm bietet verschiedene serielle, digitale und analoge Interfaces. Für die Software-Entwicklung kann der Entwickler auch auf firmeneigene Libraries und ARM Entwicklungstools zurückgreifen.

Henning Wriedit